

Wydział Fizyki, Astronomii i Informatyki Stosowanej
Uniwersytetu Mikołaja Kopernika
Pracownia układów programowalnych

Ćwiczenie 6

**Implementacja wirtualnego procesora w strukturze FPGA typu SPARTAN-3
(Microblaze, EDK, XPS, wyświetlacz 7-segmentowy)**

Cel ćwiczenia

Celem ćwiczenia jest zdobycie umiejętności wykorzystywania narzędzia EDK ułatwiającego projektowanie wirtualnych procesorów wbudowanych w układy programowalne FPGA XILINX. W ćwiczeniu należy wykonać projekt czasomierza wyświetlającego kolejne wartości jednostek czasu na wyświetlaczu 7-segmentowym jako programu wykonującego się na procesorze Microblaze.

Zagadnienia do przygotowania

Student powinien znać budowę blokową, podstawowe rozkazy i zastosowania procesora **Microblaze** [1,2].

Pomocne przy realizacji zadania będzie zapoznanie się z tutorialiem EDK [4].

Wymagana jest znajomość dokumentacji zestawu **MEMEC SPARTAN 3S400LC** [3] na poziomie pozwalającym wykorzystać zasoby takie jak wyświetlacz 7-segmentowy, przełączniki DIP, przyciski i generator kwarcowy.

Przebieg ćwiczenia

1. Uruchomić środowisko „Xilinx Platform Studio”. W wizarde po wprowadzeniu nazwy projektu wybrać firmę „Memec”, nazwę płytki „Spartan-3 3S400LC Development Board”, Board Revision „2”. W kolejnych zakładkach wizarde zwiększyć wielkość pamięci dla danych i instrukcji do 32kB. Wybrać odpowiednie urządzenia I/O (tylko LED_7Segment, DIP_Switches_4Bit). Pozostałe ustawienia pozostawić domyślne.
2. Po wygenerowaniu plików *.mhs i *.mss oraz *.ucf można przeanalizować zawarte w nich informacje. W „System Assembly View” można prześledzić połączenia magistrali OPB (On Chip Peripheral Bus) i LMB (Local Memory Bus) między procesorem a urządzeniami peryferyjnymi. W wcześniej wybranej konfiguracji mamy następujące porty zewnętrzne: 7 bitów wyjściowych do wyświetlacza LED, 4 bity wejściowe z przełączników DIP, wejście zegarowe oraz wejście służące do resetowania Microblaze (**ustal który przycisk!**).
3. W oknie z lewej strony o nazwie „Project Information Area” wybrać zakładkę „Applications” i przeanalizować źródła przykładowych aplikacji testujących pamięć i układy peryferyjne. Program wykonywany przez Microblaze'a umieszczony jest w blokach pamięciowych BRAM. Aby ustawić aplikację, która ma być wykonywana należy najechać na nią kursorem myszki i prawym przyciskiem wybrać „Mark to initialize BRAMs”. Przesłać mapę bitową projektu naciskając ikonę „Download Bitstream to the FPGA”.
4. Wykorzystując przykładową aplikację „TestApp_Peripheral” napisać program działający na Microblaze, który po resecie zapali na wyświetlaczu 7-segmentowym cyfrę „2”. Następnie rozbudować program tak, aby na wyświetlaczu pojawiały się kolejne cyfry w odstępach kilkusekundowych.
5. (*punkt obowiązkowy dla 60–cio godzinnych grup ćwiczeniowych*) Do projektu dodać Timer (IP Catalog/Timer/Fixed Interval Timer). Do wejścia zegarowego podłączyć zegar

systemowy, wyjście Interrupt podłączyć do wejścia Interrupt MicroBlaze'a. Ustawić parametr C_NO_CLOCKS i skonfigurować przerwania w procesorze. Napisać procedurę obsługi przerwania, która będzie zmieniać wartość wyświetlanej cyfry na wyświetlaczu.

Literatura

[1] MicroBlaze MicroController Reference User Guide: **ug133.pdf**.

[2] MicroBlaze Procesor Reference Guide **mb_ref_guide.pdf**.

[3] Opis zestawu Memec Spartan-3 LC User's Guide: **Memec_3SLC_UsersGuide.pdf**.

[4] EDK9.1 Tutorial : **EDK_91_MB_Tutorial.pdf**.

UWAGA, pozycje literaturowe dostępne są w postaci elektronicznej.