

Instrukcja do ćwiczenia nr 4
Interfejs JTAG i kontroler TAP

Opracował Robert Frankowski

I. Cel ćwiczenia

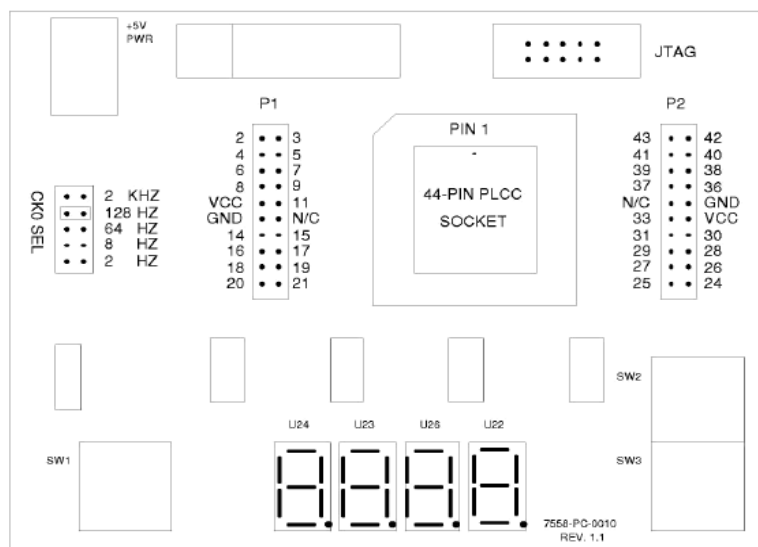
- Zapoznanie się z interfejsem JTAG
- Wykorzystanie funkcji kontrolera TAP w układzie CPLD M4A5-64/32
- Realizacja transmisji JTAG w środowisku LabVIEW7.1

II. Zagadnienia do przygotowania

- Zasady funkcjonowania magistrali i sterownika TAP, oraz ich związek z plikami BSDL.
- Znajomość podstawowych rozkazów implementowanych w standardzie IEEE 1149.1
- Obsługa transmisji JTAG za pomocą programu **Jtag-test** napisanego w środowisku LabVIEW7.1

III. Opis zestawu

- Głównym elementem stanowiska jest płytka demonstrująco - testująca firmy Lattice, wyposażona w magistralę JTAG (Standard IEEE 1149.1), obsługująca układ programowalny MACH4A5. Oznaczenie fabryczne układu to M4A5-64/32. Powyższy układ zamknięty jest w obudowie typu PLCC z 44 wyprowadzeniami. Zestaw wyposażony jest także w cztery ośmiosegmentowe wyświetlacze i trzy przełączniki typu switch, które połączone są bezpośrednio z wyprowadzeniami układu MACH4A5 (Rys. 1.).



Rys. 1: Schemat płytki demonstrująco - testującej firmy Lattice

- Drugim elementem wchodzącym w skład stanowiska jest programator JTAG firmy Xilinx. Dzięki programatorowi możliwe jest bezpośrednie sterowanie każdą z linii magistrali JTAG, kontrola bieżącego stanu oraz zatrzymanie magistrali w wybranym stanie. Zgodność ze Standardem IEEE 1149.1 pozwala na realizację przesłań wektorów instrukcji, oraz wektorów danych.
- Kolejnym elementem stanowiska tym razem po stronie komputera PC jest program

napisany w środowisku programowym LabVIEW. Jest to element prawdopodobnie najważniejszy w roli edukacyjnej stanowiska laboratoryjnego. Program obsługuje i scala wcześniej wymienione sprzętowe elementy stanowiska w jedną całość.

IV.Przebieg ćwiczenia

- Zapoznać się z instrukcją obsługi programu użytkowego JTAG_TEST. Program umożliwia zadawanie odpowiednich stanów wejściowych i obserwację stanów wyjściowych kontrolera TAP. Dodatkowo możliwa jest praca na kilku poziomach abstrakcji tak, aby student miał możliwość stopniowego zapoznawania się z budową i zasadą działania magistrali JTAG. [1]
- Odczytać informacje na temat układu M4A5-64/32, takie jak: *kody instrukcji, typy komórek i długości rejestrów*. Informacje zawarte zostały w opisie BSDL stworzonym przez firmę VANTIS [2]. Na podstawie znajomości wyżej opisanych instrukcji możliwe będzie przeprowadzenie dalszej części ćwiczenia polegającej na testowaniu fizycznie podłączonego układu programowalnego CPLD M4A5-64/32.
- Podłączyć płytkę prototypową z układem MACH4A5 do komputera PC zgodnie z tabelą 1. Przed podłączeniem zasilania do zestawu laboratoryjnego, poprosić opiekuna ćwiczenia w celu przeprowadzenia weryfikacji poprawności połączeń.

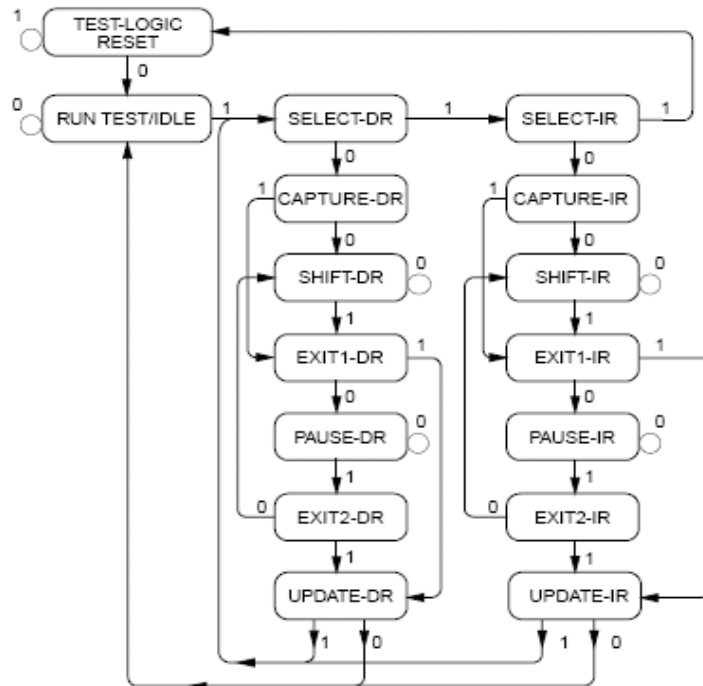
Tabela 1: Opis wyprowadzeń programatora JTAG

Reprezentowany sygnał	Numer wyprowadzenia w gnieździe JTAG zestawu z układem firmy Lattice
Vcc	Wyprowadzenie nr 6
GND	Wyprowadzenie nr 8
TCK	Wyprowadzenie nr 1
TMS	Wyprowadzenie nr 3
TDI	Wyprowadzenie nr 5
TDO	Wyprowadzenie nr 7

- Korzystając z diagramu przedstawionego na rys.2. oraz programu JTAG_TEST przetestować podstawowe stany sterownika TAP. Skorzystać w tym celu z zakładki “praca z układem Mach4”. Załączyć opcję sterowanie wyprowadzeniami układu za pomocą panelu kontrolnego i zaświecić jednym z segmentów wyświetlacza 7-segmentowego. Przeanalizować zachowanie się sterownika TAP. Korzystając z wykresu odczytać kod instrukcji użytej do realizacji tego zadania. Dla ułatwienia analizy pracy kontrolera TAP zmniejszyć prędkość transmisji. (W tym punkcie ćwiczenia student powinien nabyć umiejętność biegłego posługiwania się kontrolerem TAP).
- Przy pomocy kontrolera TAP zgodnie z standardem 1149.1 przetestować podstawowe instrukcje i tryby pracy układu MAH4A5 odczytane z pliku BSDL takie jak IDCODE, BYPASS, EXTEST czy SAMPLE/PRELOAD. Wykorzystać zasoby znajdujące się w zestawie laboratoryjnym (przełączniki, wyświetlacze). Kolejność zadań jest następująca:
 - przetestować funkcję obejścia – BYPASS
 - odczytać kod identyfikacyjny urządzenia – funkcja IDCODE
 - przetestować stan na jednym z wejść układu - funkcja SAMPLE/PRELOAD

- ustawić odpowiedni stan na wyjściu układu tak aby zaświecić wybranym segmentem wyświetlacza siedmiosegmentowego – funkcja EXTEST

Przy realizacji powyższych zadań posłużyć się zakładkami “Praca krok po kroku” i “Praca półautomatyczna”. W celu sprawdzenia poprawności odczytanych wartości, można skorzystać z zakładki “Praca automatyczna”.



Rys. 2: Kontroler TAP

V. Kryteria oceny ćwiczenia

- Znajomość standardu transmisji JTAG – zweryfikowana na podstawie pytań i zagadnień kontrolnych
- Umiejętność biegłego korzystania z funkcji jakie udostępnia nam kontroler TAP
- Umiejętność odczytania podstawowych informacji dotyczących rejestrów TAP z pliku *.bsdl niezbędnych do poprawnego przeprowadzenia ćwiczenia

VI. Literatura

- Opis programu użytkowego JTAG_TEST: Jtag_Test.pdf [1]
- Opis podstawowych instrukcji kontrolera TAP: Jtag_instr.pdf [2]
- Plik BSDL dla układu MACH4A5-64/32: bsd1_mach4a5_64_32.pdf
- Architektura układów MACH4A: mach4a.pdf
- <http://standards.ieee.org/>
- <http://www.jtag.com/>
- <http://www.openjtag.net/>