

Instrukcja do ćwiczenia nr 4

Interfejs JTAG i kontroler TAP

Opracował: S. Grzelak

I. Cel ćwiczenia

- Zapoznanie się z interfejsem JTAG
- Symulacja kontrolera TAP
- Poznanie obsługi analizatora stanów logicznych i narzędzi do analizy protokołów

I. Zagadnienia do przygotowania

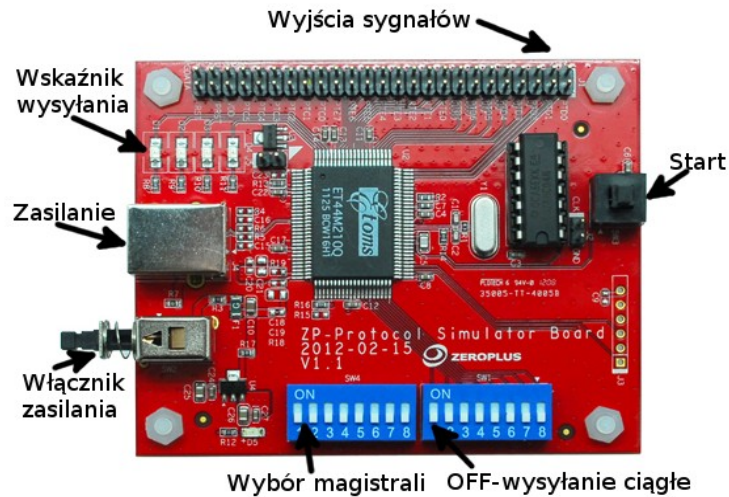
- I. Student przed przystąpieniem do ćwiczenia powinien zaznajomić się z zasadami funkcjonowania magistrali i sterownika TAP oraz dokumentacją dokumentacją „Protocol Simulator Board 1” [3].
- II. Zapoznać się z przykładem wykorzystania normalizowanego protokołu komunikacyjnego JTAG do debugowania systemów mikroprocesorowych.
- III. Zapoznać się z produktem JTAG Trainer 1149 [4].

II. Opis zestawu

Do realizacji ćwiczenia należy użyć zestaw Protocol Simulator Board V1.1 (producent ZeroPlus) [3] oraz analizatora stanów logicznych LAP-C 16032 [5].

Moduł symulatora protokołów pozwala wygenerować ramki standardu JTAG.

Zasilanie płytki symulatora należy dostarczyć poprzez przewód USB (wtyk A można włączyć do komputera).



Analizator stanów logicznych serii LAP-C zasilany jest poprzez USB. Pozwala monitorować 16 kanałów, posiada pamięć 32 kbity. Przedział napięcia wejściowego może zmieniać się maksymalnie -30V do 30V.



III. Przebieg ćwiczenia

- Należy ustawić przełącznik SW4 tak aby generować ramki JTAG natomiast SW1 tak aby każde naciśnięcie przycisku SW3 spowoduje jednorazowe wysłanie pakietu i mignięcie diody D1.
- Wyjście sygnałów TMS, TCK, TDI, TDO z generatora podłączyć do analizatora. Masę GND połączyć z masą analizatora.
- Po uruchomieniu aplikacji analizatora (Start → Zeroplus LAP-C Logic Analyzer)

ustawić częstotliwość próbkowania na 1MHz, Ramsizę 32K, wyzwalenie na zbocze opadające podłączonego kanału np. A0.

- Zgrupować kanał A0 w magistralę (po najejchaniu na A0, z menu kontekstowego wybrać: „Group into Bus”). Wybrać właściwości magistrali i analizator protokołów [6]. Przeprowadzić analizę zarejestrowanej ramki.
- Otworzyć symulator „Trainer 1149” i zgodnie z tutorialiem przeprowadzić symulację protokołu w standardzie JTAG.

IV. Kryteria oceny ćwiczenia

- Znajomość zagadnień związanych z tematem ćwiczenia

V. Literatura

- [1] <https://standards.ieee.org/ieee/1149.1/4484/>
- [2] <https://www.xjtag.com/about-jtag/what-is-jtag/>
- [3] SimulatorBoard1.pdf – plik dołączony
- [4] Trainer 1149. Testonica LAB. [Online]. <http://www.testonica.com/1149/>
- [5] S09046-LAP-C main program_V3.12.02-Operating Instruction_EN_20131220, -plik dołączony
- [6] 006-LAP-CAN 2.0B-M-Operating Instruction_EN_V1.35_20131129.pdf -plik dołączony